

計算機アーキテクチャ特論

期末試験

2015年1月13日

各問題につき解答用紙を1枚使え。ただし、問題2は「問題2の解答」と書いた解答用紙（A4サイズ）に記入して提出せよ。それ以外は、通常の解答用紙（B4サイズ）に記入して提出せよ。

問題1

- (1) 命令レベル並列を制約する3つの本質的事項をあげ、それぞれ定義せよ。
- (2) 分岐予測誤りからレジスタの状態を回復する方法を3つあげ、それぞれ動作を示せ。大きな物理レジスタに論理レジスタをマップする方式を仮定せよ。
- (3) 機能ユニットとして、4つのALUのみを持つプロセッサを考える。各ユニットに備えられたリザベーション・ステーションのエントリ数を8、結果バス幅を4命令としたとき、リザベーション・ステーションに含まれるタグ比較器の総数はいくつか？なお、ALUを使用する命令の形式は、以下の通りとする：

```
op, destination reg, source reg1, source reg2
```

問題2

リザベーション・ステーションとリオーダー・バッファを備えるアウト・オブ・オーダー実行のスーパースカラ・プロセッサにおいて、今、以下の動作を行おうとしている。

1. タグ割り当て、及び、ソース・オペランドのフェッチ
2. リオーダー・バッファのエントリの割り当て
3. リザベーション・ステーションへの命令のディスパッチ
4. リオーダー・バッファからのリタイア

現在、レジスタ・ファイルとリオーダー・バッファの状態はそれぞれ、表1と表2のようになっていると仮定する。リオーダー・バッファのエントリにおける各フィールドの意味を以下に示す。

- PC : 命令アドレス
- R : 実行結果が書き込まれたことを示すフラグ
- dreg : デスティネーション・レジスタ番号
- dtag : デスティネーション・オペランド・タグ
- E : 例外コード
- result : 実行結果
- ポインタ : head はリオーダー・バッファの先頭を、tail は末尾の次のエントリを指す

フリー・リストはなく、命令が割り当てられたリオーダー・バッファのエントリ番号をタグとする。次の3つの命令について、同時に上記1~4の動作を行う場合を考える。資源競合はないとする。

$$r1 = r2 + r3$$

$$r3 = r1 + r4$$

$$r1 = r6 + 1$$

- (1) リザーベーション・ステーションへ書き込まれる値を表3 (p.5の解答用紙)を埋めることにより示せ。don't care は"X"で表せ。don't care なフィールドは、必ず don't care とすること。リザーベーション・ステーションの各フィールドの意味を以下に示す。

- op : 命令のオペコード
- dtag : デスティネーション・オペランドに対応するタグ
- R : ソース・オペランドが利用可能であることを示すフラグ
- stag : ソース・オペランドに対応するタグ
- value : ソース・オペランド値

- (2) このサイクルでコミットされる各命令について、コミットに応じて生じる動作を説明せよ。なお、コミットのバンド幅は無限とする。

表 1: レジスタ・ファイル

エントリ	値
1	101
2	102
3	103
4	104
5	105
6	106
7	107

表 2: リオーダー・バッファ

ポインタ	エントリ	PC	R	dreg	dtag	E	result
	1				1		
head	2	10	1	6	2	0	201
	3	14	1	5	3	1	202
	4	18	1	3	4	0	203
	5	1C	0	7	5	0	204
	6	20	0	6	6	0	205
	7	24	1	1	7	0	206
	8	28	0	7	8	0	207
tail	9				9		
	10				10		
	11				11		

問題 3

図 1 に示すリザーベーション・ステーションのエントリにおいて、発行要求信号 (request) を出力し、発行許可信号 (grant) を受け取るまでの回路を、破線の四角の中に書け。使用可能な論理ゲートは、AND, OR, INV, NAND, NOR である。

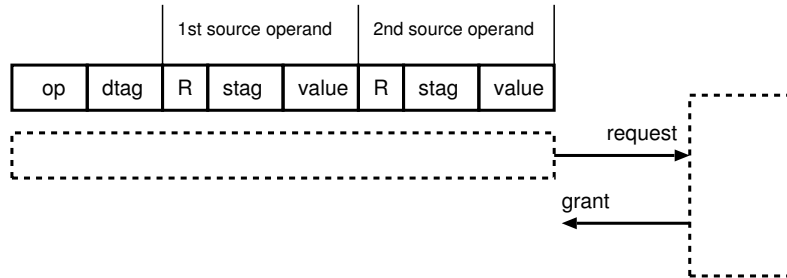


図 1: リザーベーション・ステーション 1 エントリ

問題 4

分岐予測について、以下の問に答えよ。

- (1) 2bc, PAs, GAs が予測に利用している相関の違いについて述べよ。
- (2) PAs 分岐予測方式のブロック図を書け。
- (3) ある静的分岐の 6 回の実行結果を時間順に並べると、次の通りであったとする:

N T T N N T

ここで、T は分岐成立を表し、N は不成立を表す。この分岐実行系列に対する PAs による予測について考える。分岐履歴表 BHT(branch history table) の各エントリは 2 ビットとする。2 度目の分岐実行後、本分岐の (NN, NT, TN, TT) の各パターンに対応するパターン履歴表 PHT(pattern history table) のカウンタ値は、それぞれ 0(不成立と強く予測)、1(不成立と弱く予測)、2(成立と弱く予測)、3(成立と強く予測) であったとする。この分岐の 3 度目以降の各分岐実行に対する予測 (T または N)、および分岐実行後に更新された PHT のカウンタ値を示せ。なお、BHT および PHT において、他の分岐との衝突はないとする。

問題5

次のコードを考える。

```
pr1 = ...  
pr2 = ...  
pr3 = pr1 + pr2  
pr4 = pr1  
pr5 = pr3
```

pr_n は疑似レジスタである。Chaitin のアルゴリズムを用いて、疑似レジスタに実際のレジスタを割り当てる。なお、このコードの入口で生きているレジスタはなく、出口では pr_4 のみが生きているとする。

- (1) レジスタ干渉グラフを書け。
- (2) 疑似レジスタに実際のレジスタを割り当てよ。この際、アルゴリズム実行の過程がわかるように説明せよ。なお、実際のレジスタは、 r_n ($n = 1, 2, \dots$)、つまり、 r_1, r_2, \dots と表せ。

問題 2 の解答

(1)

表 3: リザベーション・ステーション

命令	op	dtag	第 1 ソース			第 2 ソース		
			R	stag	value	R	stag	value
$r1 = r2 + r3$	add							
$r3 = r1 + r4$	add							
$r1 = r6 + 1$	add							

(2)